# Bussysteme

Das Bussystem verbindet die verschiedenen Teile des Systems einschließlich Proz. , Controller, Arbeitsspeicher, und Ein- Ausgabe- Ports elektrisch miteinander und ermöglicht ihnen den Informationsaustausch. Der Datenaustausch kann hierbei umso schneller vonstatten gehen, je mehr Datenleitungen vorhanden sind. Bei 8 Datenleitungen können 8 binäre Zustände (d.h. 8 Bit) übertragen werden. Man spricht deshalb auch von einer Datenbusbreite von 8 Bit oder 1 Byte. Bei 64 Leitungen liegt eine Busbreite von 64 Bit bzw.8 Byte vor.
**Je größer Die Datenbusbreite ist, desto mehr Informationen können parallel übertragen werden.**

Die Anzahl n der maximal ansprechbaren Speicherplätze lässt sich mit der Gleichung
$\mathbf{n = 2^A}$
mit A = Anzahl der vorhandenen Adressleitungen berechnen.

| Adressbusbreite | Maximal adressierbarer Speicher | entspricht |
|---|---|---|
| 20 | 1048576Byte | 1MB |
| 24 | 16777216Byte | 16MB |
| 32 | 4294967296Byte | 4GB |
| 64 | 68719476736Byte | 64GB |

## Steuerbus

Mithilfe des Steuerbusse gibt der Proz. Einer Baugruppe bekannt, ob er Daten empfangen oder zu ihr senden will. Umfasst der Steuerbus 4 Leitungen, steht für jeden möglichen Zugriff auf das Bussystem eine separate Steuerleitung zur Verfügung.

| Kurzbezeichnung | Bezeichnung | Bedeutung |
|---|---|---|
| MEMR | MEMory Read | Proz. will Daten aus Speicherzelle lesen |
| MEMW | MEMory Write | Proz. will Daten in eine Speicherzelle schreiben |
| IOR | In Out Read | Proz. will Daten von einer Einbaugruppe lesen |
| IOW | In Out Write | Proz. Will Daten zu einer Einbaugruppe senden |

## ISA-Bus

ISA = Industry Standard Architecture
1984 von IBM entwickelt, verfügte über 8 Bit Datenbus und 20 Bit Adressbus. Der Bustakt betrug 4,77 MHZ. Mit Einführung des AT- Standards16 Bit Datenbus und 24 Bit Adressbus. Der Bustakt betrug dann 8 MHZ.

## EISA-Bus

EISA = Extended Industry Standard Architecture
Erweiterung von ISA mit 32 Bit Datenbus und arbeitet mit Taktfrequenzen zwischen 8 – 8,33 MHZ. Zusätzlich unterstützt er das sogenannte Bus-Mastering.

**Bus- Mastering bedeutet, das der Proz. Zeitweilig die Kontrolle über den Bus an eine Adapterkarte abgibt, um so andere Arbeiten schneller ausführen zu können.**

## MCA_Bus

MCA = Micro Channel Architecture Bus
Verfügte über 32Bit Datenbus 32Bit Adressbus und einer Taktfrequenz von bis zu 100 MHZ. Allerdings war er weder elektronisch noch physikalisch mit dem ISA-Bus kompertibel.

## VL-Bus

VL-Bus = Vesa Local Bus
Er war in erste Linie für große Datenmengen bei Grafikkarten entwickelt worden. Er arbeitet mit einem 32 Bit Datenbus und in der Praxis mit Bustakten bis 40 MHZ ( theoretisch bis 66 MHZ) Der Bus takt wurde direkt auf dem Prozessortakt angesiedelt, was der Begriff „local“ ausdrücken soll. Der VL-Steckplatz basiert auf einem 16 Bit ISA Slot.

## PCI-Bus

PCI = Peripheral Component Interconnect Bus
Dabei handelt es sich um ein CPU unabhängiges Bussystem zur Verbindung aller relevanten PC-Komponenten mit „Brücken“ zu den anderen Bussystemen. Die Verbindungen zwischen PCI- und prozessororientiertem Bus erfolgt über die so genannte Horst Bridge im PCI-Chipsatz. Diese sorgt für die Anpassung der unterschiedlichen Taktfrequenzen und setzt die Lese- und Schreibanforderungen der CPU für den PCI- Bus um. Die Ankoppelung anderer Bussysteme erfolgt über entsprechende interne oder externe Bridges (int: z.b. PCI-to-Bridge, ex: z.b. PCI-to xyz-Bridge).Es können maximal 10 Geräte (Devices) an einen PCI-Bus angeschlossen werden. Jeder interne Bridge, Slot und jede Karten zählen 1 Einheit. Die Belastung des Busses darf nicht höher als 100pf sein, jeder Bridge, Slot und jede Karte wirken sich mit jeweils 10 pf aus. Es kann mit Hilfe eines PCI-to-PCI Bridge die Anzahl der Slots erhöht werden. Der Pci-Bus unterstüzt Bus-Mastering als auch die Autokonfiguration der eingesetzten Adapter.

**Die Autokonfiguration eingesetzter Adapter wird als Plug-and-Play (PnP) bezeichnet.**

Es können alle PCI-Erweiterungseinheiten wie z.b. SCSI oder LAN Adapter angeschlossen werden. Aufgrund der Entkoppelung durch den Horst-Bridge arbeitet der Bus prozessorunabhängig mit 5 V oder 3,3 V Versorgungsspannung und unterstützt Power Management. Der PCI-Bus existiert in unterschiedlichen Spezifikationen (Revision).

| Revision 1.0 | Revision 1.1 | Revision 2.0 | Revision 2.1 |
|---|---|---|---|
| 32 BIT | 32 BIT | 64 BIT | 64 BIT |
| 33 MHZ | 66 MHZ | 33 MHZ | 66 MHZ |
| | | | Auch 100 MHZ |

Bits umrechnen in Byte dann * MHZ = Übertragungsrate im MB/S

Der PCI-bus arbeitet mit einem Daten-und-Adressbus im Zeit-Multiplexverahren. Hierdurch werden Leitungen eingespart und die Anzahl der Anschlusspins der Erweiterungskarten gering gehalten.